

KÓDERY A DEKÓDERY

Kóder je kombinačná sieť hradiel, ktoré menia nebinárny vstup na binárny, napr. z osmičkovej sústavy na dvojkovú (log.1 na jednom zo vstupov tvorí binárny



ekvivalent na výstupe), obr.18

Dekóder je kombinačný obvod, ktorý mení binárne dáta privedené na logické signály o úrovni log.1 na jednom alebo viacerých jeho log. výstupoch, obr.19



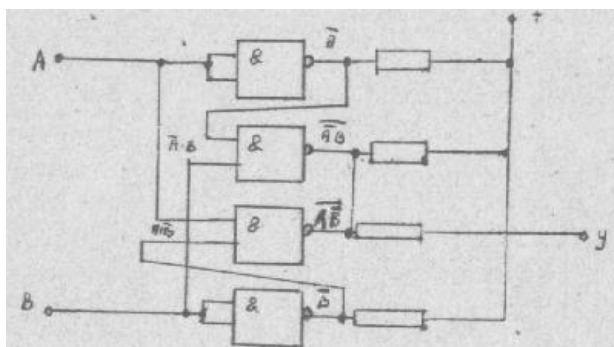
APLIKÁCIE LOGICKÝCH OBVODOV

Príklad 1 – komparátor

Pripojením invertora na z obvodu EXCLUSIVE-OR získa porovnávací obvod EXCLUSIVE-NOR nasledovne (obr.20):

$$Y = A \cdot \bar{B} + \bar{A} \cdot B$$
$$\bar{Y} = \overline{A \cdot \bar{B} + \bar{A} \cdot B} = \overline{A \cdot \bar{B}} \cdot \overline{\bar{A} \cdot B} = (\bar{A} + B) \cdot (A + \bar{B}) =$$
$$= (\bar{A} + B) \cdot (A + \bar{B})$$

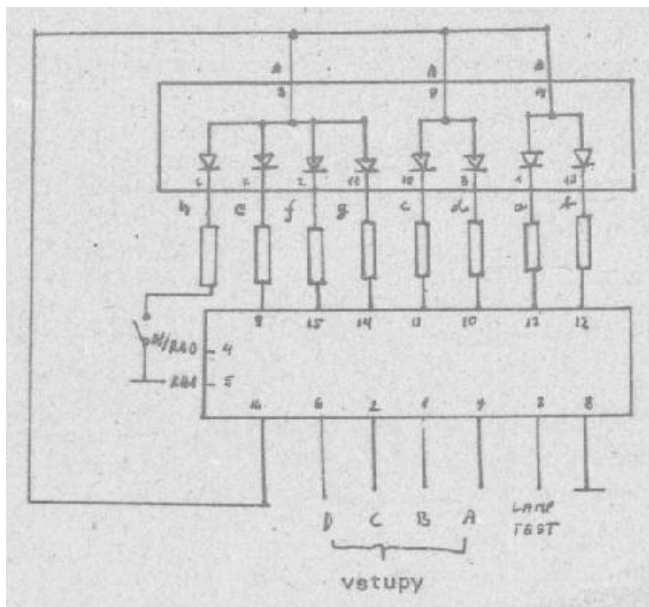
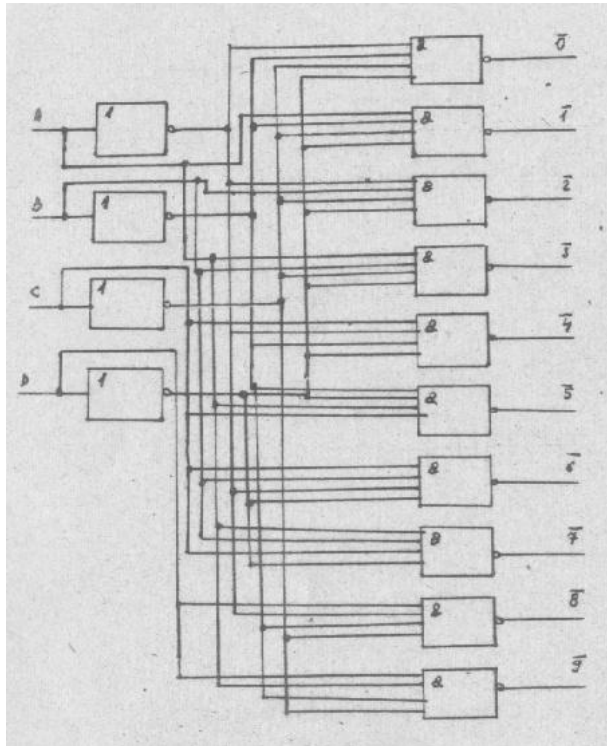
Zo vzťahu (A) vyplýva, že na výstupe bude úroveň log.1 len v prípade zhodnosti oboch vstupných signálov.



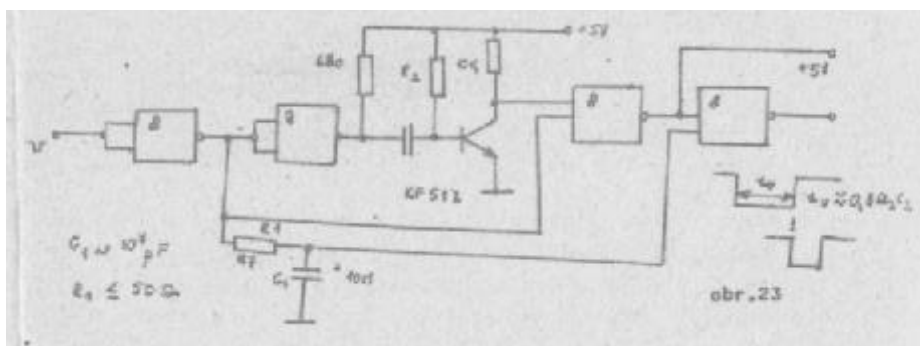
Príklad 2 – prevodníky kódov

Obvody určené na prevod číslicovej informácie medzi číselnými sústavami sú prevodníkmi kódov. Na obr.21 je realizovaný prevodník z kódu BCD na desiatkový (bez ochrany pred ľubovoľnou kombináciou úrovní na vstupe).

Na obr.22 je realizovaný prevod 4 bitového binárneho čísla na sedemsegmentovú zobrazovaciu jednotku.

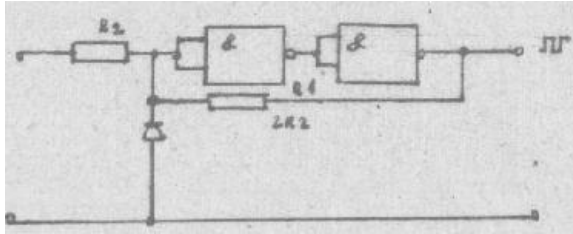


Príklad 3 – oneskorovací obvod



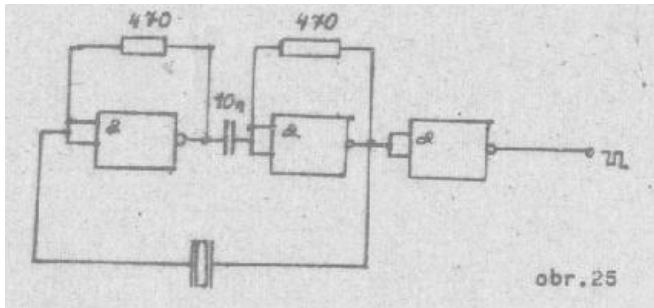
Príklad 4 – Schmittov klopný obvod

Schmittov klopný obvod je najjednoduchším tvarovacím obvodom, upravujúcim harmonický signál na neharmonický požadovaných vlastností.



S rastúcou hodnotou napájacieho napätia U_{CC} sa zväčšuje amplitúda výstupného signálu ($U_2 = 1 \div 2,7$ V), pričom dĺžka výstupného impulzu klesá, t.j. $t_1 = (73 - 4,6)$ μ s.

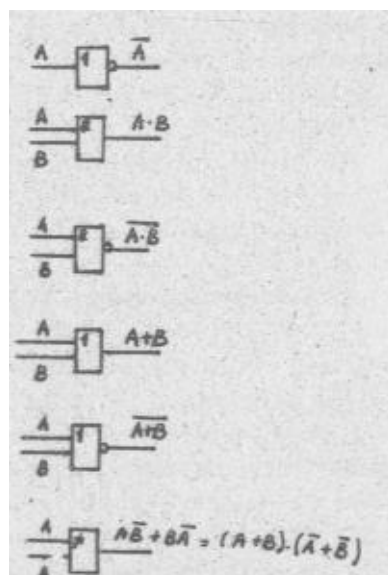
Príklad 5 – Astabilný multivibrátor

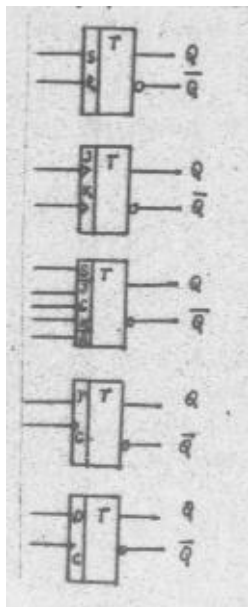


Na obr.25 je znázornený astabilný multivibrátor riadený kryštálom.

Poznámka:

kvôli lepšej názornosti je v tomto materiály použité staršie, no prehľadnejšie označenie obvodov. Nové označenie logických členov je nasledovné:





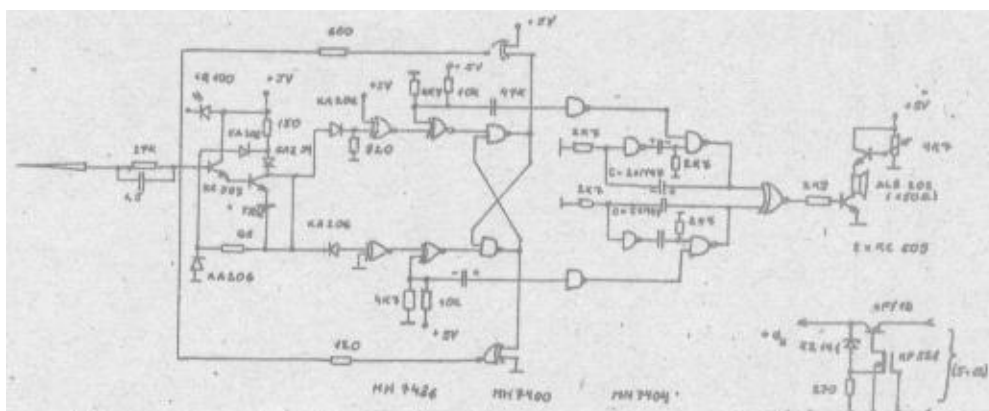
Príklad 1.

Cenným pomocníkom pri oživovaní el. zariadení je log. sonda s optoakustickou indikáciou. Sonda je určená na skúšanie logických stavov IO. Indikuje tri stavy, konkrétne:

- stav log.0, LED nesvieti, ozýva sa nízky tón tvorený multivibrátorom z hradiel NAND
- pri stave v zakázanej oblasti, svieti LED slabo, neozýva sa žiaden tón
- pri stave log.1 svieti LED silno, ozýva sa vysoký tón

Sonda má vysoký vstupný odpor, a preto odoberá z meraného obvodu len malý prúd a je veľmi citlivá. Signál zo vstupu je privedený na monostabilný klopný obvod, ktorý predlžuje veľmi krátke impulzy. Takto spracovaný signál spúšťa oscilátor. Multivibrátory vydávajú tón v závislosti od výstupu z monostabilných obvodov. Výstupy monostabilných obvodov sú prepojené aj s LED, ktorá indikuje stav. Ak nie je na výstupe monostabilných obvodov žiaden signál, potom LED svieti slabým svetlom a indikuje sa zakázaný stav.

Sonda je chránená proti prepólovaniu a preťaženiu. Napájacie napätie sa môže pohybovať od 5 do 12 V. Je vhodná aj pre dynamické merania. El. schéma sondy je

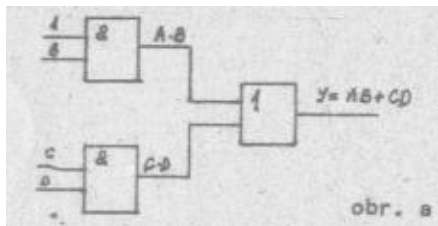


na obr.1.

Poznámka

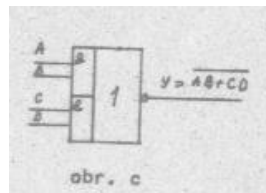
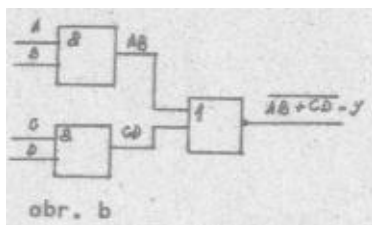
Podľa tvaru realizovanej logickej funkcie delíme základné log. obvody na:
obvody jednostupňovej logiky napr. AND, OR, NOT, NAND, NOR
obvody dvojestupňovej logiky napr. AND-OR, AND-OR-NOT,
resp AND-OR- INVERT

Na obr.a je realizovaný log. obvod AND-OR



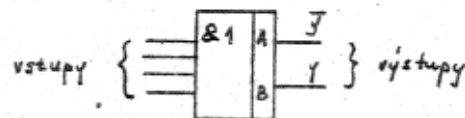
Na obr.b je realizovaný log. obvod AND-OR-INVERT

Na obr.c je schematická značka tohto log. obvodu



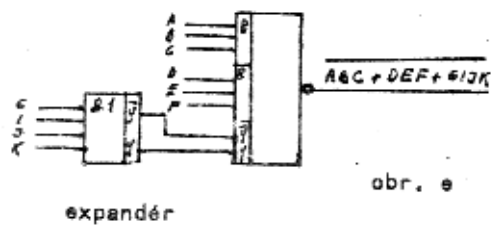
(Pripojenie pomocných vstupov pre log. členom NOR umožňuje zväčšiť počet vstupných premenných napr. pripojením expandéru.)

Expandér je log. obvod s niekoľkými vstupmi a s invertovaným alebo priamym výstupom. Pripojuje sa na pomocné vstupy log. obvodov napr. AND-OR-INVERT,



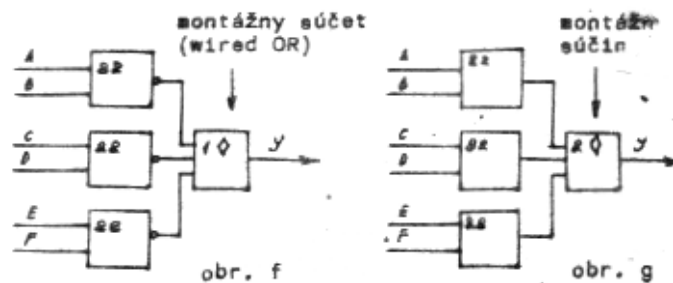
v dôsledku čoho sa zväčší počet vstupov tohto log. obvodu. Schematická značka expandéru je na obr.d.

Na obr.e je rozšírený člen AND-OR-INVERT s pripojeným expandérom.



Poznámka:

Ak spojíme výstupy log. obvodov s otvoreným kolektorom a s pasívnym zaťažovacím obvodom do jedného bodu, vytvoríme funkciu „montážne OR“ (wire-OR) alebo „montážne AND“ (wired-AND). Schematické značky obvodov sú na obr.f a obr.g.

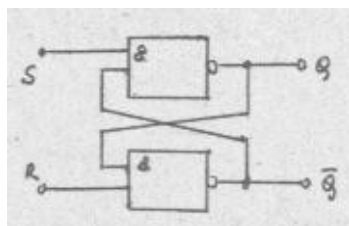


V praxi sa montážne log. členy používajú na zbernicu, pretože na jeden vodič je pripojených viac výstupov a vstupov, pričom prenos určitého výstupu sa realizuje tak, že ostatné výstupy sú v stave log.1 (Pod zbernicou rozumieme skupinu vodičov spájajúcich jednotky počítača s slúžiacich k výmene dát medzi nimi.)

SEKVENČNÉ OBVODY

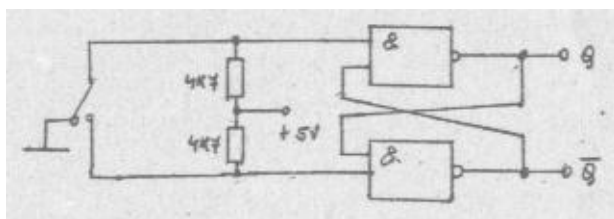
Sú charakterizované tou vlastnosťou, že po doznení vstupného signálu zostanú v stave, do ktorého boli uvedené, čo využíva napr. v čítačoch, deličkách, posuvných registroch a iných obvodoch.

R – S klopný obvod



tn		
S	R	Q
0	0	Qn
0	1	0
1	0	1
1	1	ns

Najjednoduchším bistabilným obvodom je R-S



R-S klopné obvody používame len v tých aplikáciách, v ktorých bude hazardný stav eliminovaný, obr.26

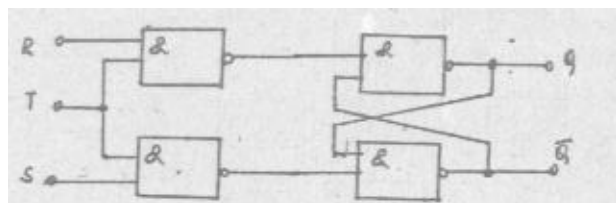
Príklad

R-S klopný obvod sa využíva na odstránenie zakmitávania mechanických kontaktov.

R – S – T klopný obvod

Vo väčšine číslicových zariadení prijímajú klopné obvody informácie v presne stanovených časových intervaloch, odvodených z generátora hodín. Vstup hodinových impulzov sa zvykne označovať C (clock – hodiny), resp. T.

Na obr.27 je klopný obvod R – S – T

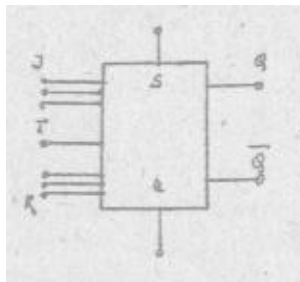


R	S	Q	Q
1	0	0	1
0	1	1	0
1	1	ns	ns
0	0	ps	ps

Tento typ klopného obvodu nemení svoj stav, ak nie je na vstupoch R-S úroveň log.0 (ani keď príde hodinový impulz o stave log.1). Tento el. obvod mení svoj stav za prítomnosti hod. impulzu log.1 na hod. vstupe T a na niektorom zo vstupov R, S, lebo v tomto prípade sa na výstupe príslušného hradla NAND objaví úroveň log.0, t.j. stav, ktorý môže zmeniť stav nasledujúceho klopného obvodu R-S.

J – K klopný obvod

Klopný obvod J-K (MH 7472) má tri synchrónne vstupy J a K, hodinový vstup a taktiež asynchrónne vstupy nulovania (R – reset) a vstup nastavenia (S – set), obr.28



J	K	Q
0	0	Q
0	1	0
1	0	1
1	1	Q

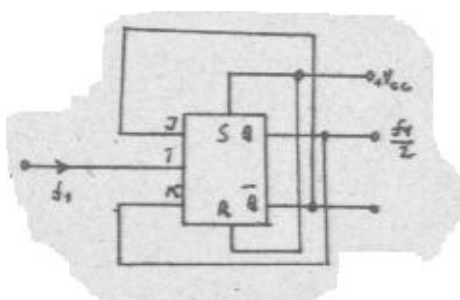
Pravdivostná tabuľka ilustruje situáciu v dobe pred prechodom hodinového impulzu t_n a po príchode hodinového impulzu t_{n+1} * Vstup $J = J_1 + J_2 + J_3$

$$K = k_1 + K_2 + k_3$$

Dôležité je, že klopný obvod J-K svoj stav mení v priebehu tela hodinového impulzu.

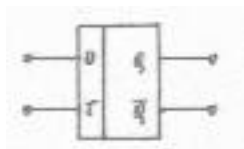
Príklad

Delička dvomi, obr.29



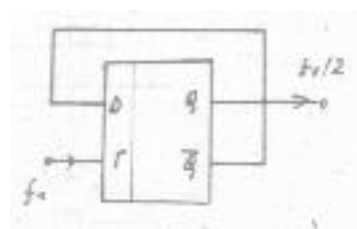
Klopný obvod typu D

Klopný obvod D má dva stabilné stavy, ktoré pracujú ako pamäťový člen na jeden bit. Schematická značka klopného obvodu D a tabuľka stavov klopného obvodu je na obr.30.



Vstupný signál nemusí byť na vstupe D po celú dobu hodinového impulzu. Rozhodujúcou pre stav klopného obvodu je hodnota vstupného signálu v dobe čela hodinového impulzu a v tomto stave môže klopný obvod zostať až dovtedy, kým príde na vstup D nový signál s opačnou hodnotou, ako bol pôvodný signál. Praktický integrovaný klopný obvod D je pomerne zložitý a je vybavený vstupom R (nulovanie) a S (nastavenie). Signál na vstupe nastavenie (S) privedie klopný obvod do stavu log.1. Na tieto prídavné vstupy nemajú vplyv signály na vstupoch D a T.

Príklad



Obvod Dako delička dvomi

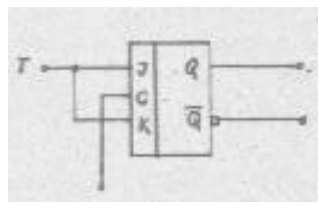
Dvojitý dvojčinný klopný obvod

Tento klopný obvod D (MH 7475) je zostavený z dvojíc klopných obvodov typu D. Pre každú dvojicu je spoločný vstup hodinových impulzov. Informácie, ktoré sú na vstupe D, sa s čelom hodinového impulzu prenášajú na výstup Q. V priebehu celej doby trvania hod. impulzu sleduje výstup Q všetky zmeny informácie na vstupe D. po skončení hodinového impulzu je na výstupe Q tá informácia, ktorá bola na vstupe D bezprostredne pred skončením hodinového impulzu.

Klopný obvod typu T

Klopný obvod typu T môže zotrvať ľubovoľne dlhú dobu v jednom zo svojich dvoch stabilných stavov, t.j. log.1 resp. log.0. Používa sa ako pamäťový člen na jeden bit.

Schematická značka a tabuľka stavov klopného obvodu je na obr.31.



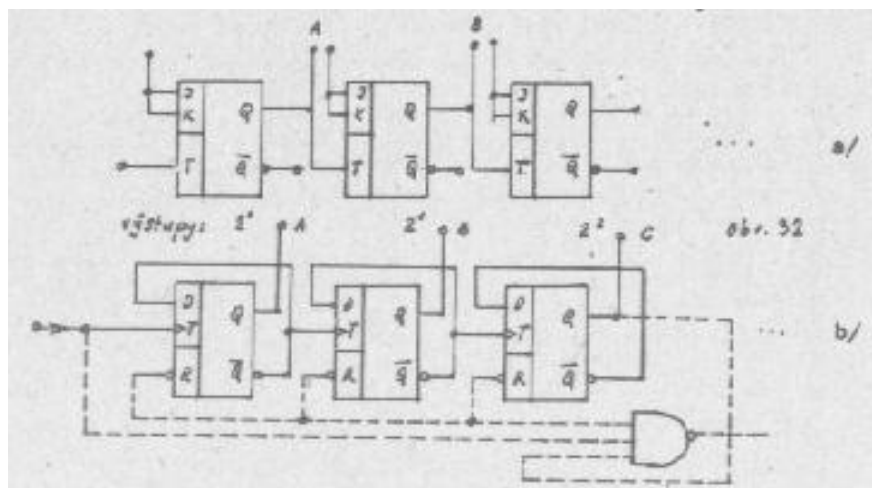
T	Q
0	Q _n
1	Q _n

T klopný obvod je odvodený z klopného obvodu J-K, obr.31. Klopný obvod T sa preklopí z jedného stavu do opačného vždy vtedy, keď je hodnota signálu na vstupe T na úrovni log.1. Klopný obvod typu T sa preklopí v dobe závernej hrany hodinového impulzu C. (V tomto prípade máme označený vstup hodinových impulzov symbolom C – clock t.j. hodiny pre rozlíšenie funkcie jednotlivých vstupov.) Tento

obvod je vhodný ako dvojkový delič, lebo delí vstupné impulzy na výstupe dvomi, čo sa využíva napr. pri dvojkových čítačoch (obvod sa vždy po dvoch impulzoch objaví vo východzej polohe).

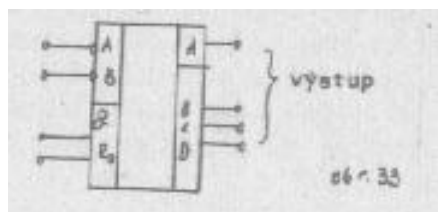
ASYNCHRONNÉ ČÍTAČE, DELIČKY

Sériové zapojenie asynchrónnych čítačov je na obr.32



Sériovým zapojením deličov kmitočtu dosiahneme deliaci pomer 2^n , pričom $n=1,2,\dots$. Výstupy jednotlivých deličov zobrazujú v binárnej sústave počet impulzov, ktoré prešli vstupom. Ak je kaskáda z obvodov typu D, musí byť pred prvým klopným obvodom invertor.

Vplyvom spätných väzieb môže dôjsť k tzv. hazardnému stavu, v dôsledku čoho sa na niektorom výstupe prechodne objaví falošný impulz, ktorého dĺžka sa rovná dobe šírenia signálu logickým obvodom NAND. Čelo impulzu musí byť preto v predstihu



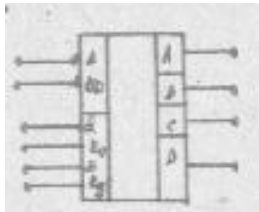
voči **telu** vstupného impulzu. Táto situácia sa rieši zavedením časových oneskorení vložením potrebného počtu invertorov na vhodné miesta.

Najjednoduchším 4-bitovým čítačom je MH 7493, obr.33

Tento obvod je zložený zo 4 T klopných obvodov (zostavených z J-K); k nulovaniu sa používa NAND s 2 asynchrónnymi vstupmi, pričom pri činnosti obvodu aspoň jeden z nich musí mať úroveň log.0. Na obr.34 je pravdivostná tabuľka MH 7493.

	Výstup			
	A	B	C	D
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1

9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1



Na obr.35 je schematická značka asynchrónneho desiatkového čítača MH 7490.

Analogicky ako u MH 7493 používa vstupy $R_{0/1}$ a $R_{0/2}$ napr. ku spracovaniu počítacieho cyklu. Má takisto ďalší pomocný obvod (vstup $R_{9/1}$ a $R_{9/2}$ a vnútorný logický člen pre delenie piatimi. Bez použitia vonkajších prídavných členov možno pomocou MH 7490 realizovať následovné deliace pomery 2, 3, 4, 5, 6, 8, 9, 10. Deliace pomery 7, 11, 13, 14 a 15 sa uskutočňujú pomocou prídavných logických členov. Pravdivostná tabuľka obvodu MH 7490 je na obr.36.

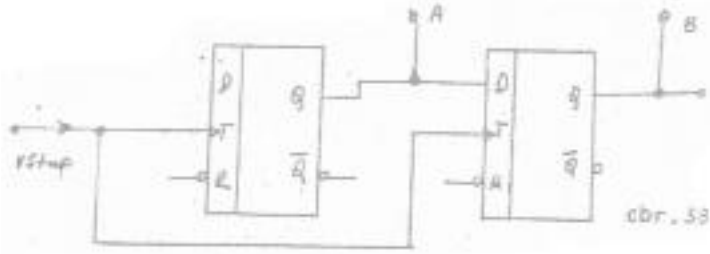
	Výstupy			
	A	B	C	D
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1

Príklad – Delička s ľubovoľným deliacim pomerom

Na obr.37 je schéma deliča kmitočtu číslom $2N + 1$, pričom $N = 1, 2, \dots$

Poznámka

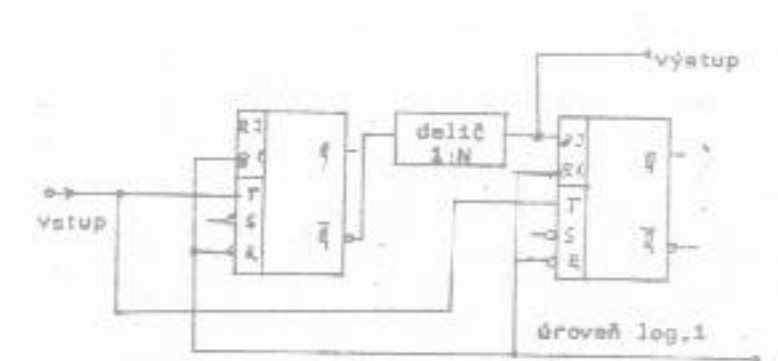
Použitie logickej spätnej väzby obmedzuje rýchlosť čítania asynchrónnych čítačov.



SYNCHRÓNNE ČÍTAČE, POSUVNÉ REGISTRE

Ak záleží na rýchlosti počítania a potrebujeme malé oneskorenie, volíme synchronne čítače. Na rozdiel od asynchrónnych čítačov sú to klopné obvody riadené súčasne z jedného stroja.

Na obr.38 je Johnsonov čítač s klopnými obvodmi. Jeho funkcia je ekvivalentná



s funkciou kruhového posuvného registra.

Počíta čísla, resp. delí kmitočety v pomere $1 : 2N$, kde N je počet vstupov čítača.

V posuvných registroch sa privádza binárna informácia postupne na jediný vstup (register so sériovým vstupom), alebo súčasne na viac vstupov (register s paralelným vstupom). Informácia sa posúva s príchodom hodinového impulzu do jednotlivých stupňov. V prípade, že sa informácia môže posúvať dopredu i dozadu, ide o tzv. vratné registre. Keď informácia cirkuluje – ide o kruhové registre. Výstup z registra môže byť sériový alebo paralelný.

Poznámka:

Pre sériovo-paralelný, resp. paralelno-sériový prenos je vhodný 5-bitový posuvný register MH 7496. Využíva sa taktiež ako zásobník informácií, ktoré vysúva nábežná hrana hodinových impulzov.

8-bitový register MHG 74164 má 2 sériové vstupy a asynchrónne nulovanie. Ak je aspoň na jednom z nich úroveň $\log.0$ je zablokovaný prístup ďalších dát a pri príchode hodinového impulzu sa nastaví prvý klopný obvod. Posun dát nastáva s nábehovou hranou hodinových impulzov.

JEDNOÚČELOVÉ IO

Na voľbu kanálu na krátkych vlnách sa televíznych a rozhlasových prijímačoch používajú bezkontaktné spínače. Každý spínač je tvorený bistabilným klopným obvodom, ktorý spína koncový tranzistor. V dôsledku veľkej impedancie stačí na uzatvorenie prúdového okruhu nulovacieho obvodu dotyk prsta, tým sa do ostatných klopných obvodov privedie nulovací signál tak, aby zastal zapnutý iba jeden kanál.

V bývalej ČSSR sa vyrábali spínače MAS 560, MAS 561, príp. monolitické obvody s technológiou NMOS – MH 2009 a MH 2009A.

Analógovo-číselné prevodníky – umožňujú spracovanie analógových údajov v číselnej forme a naopak.

PAMÄTE

Pamäte sa používajú na zápis alebo čítanie informácií. Pamäte delíme na:

RAM resp. RWM (random-access memory, resp. read-write memory) t.j. pamäte s ľubovoľným prístupom. Do takejto pamäte možno zapisovať, aj z nej čítať. Je nevoliteľná t.j. po vypnutí napájania sa obsah pamäte znehodnotí.

ROM (read only memory) t.j. pevná pamäť. Z tejto pamäti možno len čítať. Po vypnutí napájania si uchová svoj obsah. Je naprogramovaná výrobcom tak, že vplyvom silných prúdových impulzov sa prepáli nežiadúce prepajky v IO, takže už nemožno meniť obsah pamäte.

PROM t.j. programovateľná pamäť. Vložením náboja do určitých miest polovodiča nedeštruktívnym spôsobom možno meniť náboj určujúci stav tranzistora MOS v pamäťovej bunke.

Pamäťová bunka je základným prvkom pamäti. Je realizovaná klopným obvodom, resp. pamäťovým kondenzátorom, napr. vstupnou kapacitou tranzistora MOS.

RAM pamäte sa delia:

Statické pamäte – informácia nemusí byť obnovovaná, keďže pamäťové bunky sú tvorené R-S klopným obvodom.

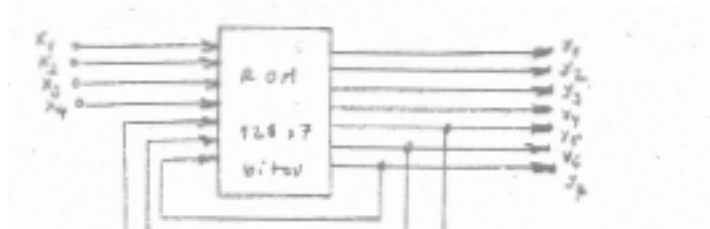
Dynamické pamäte – vložená informácia musí byť periodicky obnovovaná vo forme náboja na kondenzátore.

Polovodičové pamäte na rozdiel od feritových nie sú schopné uchovávať informáciu bez napájania. No ich prednosťou voči feritovým je, že nie je potrebné po čítaní obnoviť stav bunky.

Okrem spomenutých pamätí sa používajú aj iné druhy, napr. disketová pamäť, disková kazetová pamäť, magnetická bubnová, magnetická pásková, MOS dynamická a iné.

Poznámka

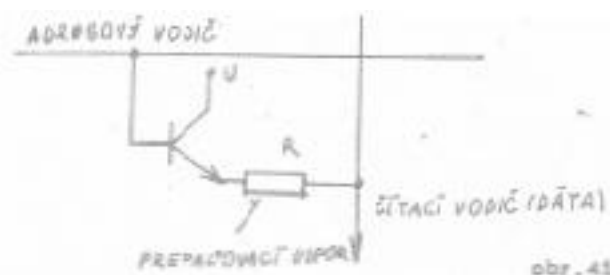
Niektoré obmedzené súbory logických funkcií definované pravdivostnou tabuľkou možno realizovať spojením polovodičových pevných pamätí do sériovo-paralelného zapojenia. Na obr.39 je kaskáda pevných pamätí utvorená z ROM pamätí, zapojená ako kombinačný obvod



Na obr.40 je ROM zapojená ako sekvenčný obvod

Poznámka

PROM – programovateľná pevná pamäť obsahuje maticu pamäťových buniek zložených z tranzistorov s prepaľovacími odpormi, ktoré sú v sérii s tranzistorom (obr.41). Pri zázname sa roztaví prepaľovací odpor príslušného tranzistora medzi



adresovým vodičom a čítacím vodičom. Programovateľné pamäte s prepaľovacími odpormi a s tranzistorami so Schottkyho diódami majú krátku vybavovaciu dobu.

Programovateľné pamäte s unipolárnymi tranzistorami MOS nemožno programovať prepaľovacími odpormi, ako je to v prípade bipolárnych tranzistorov, keďže prúdy tečúce unipolárnym tranzistorom sú iba 50 μA t.j. pole logicky programovateľné.

Poznámka

Číslicové obvody DTL sa požívajú tam, kde sú vyššie nároky na odolnosť voči rušeniu. V bývalom Československu sa vyrábala rada DTL pod označením M2100.

Číslicové MOS obvody v porovnaní s bipolárnymi IO pracujú na väčších impedanciách, majú veľmi malý príkon, ale väčšie časové konštanty (sú cca o rád pomalšie).

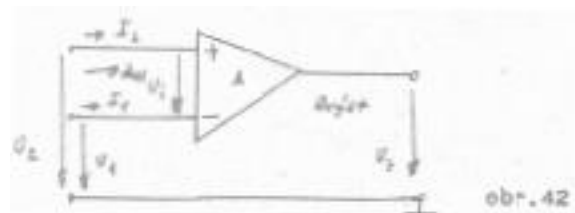
POUŽITIE OZ V OBVODOCH S TTL LOGIKOU

Operačné zosilňovače sa vyznačujú týmito elektrickými vlastnosťami: veľké zosilnenie, vysoký vstupný odpor, nízky výstupný odpor, nízky teplotný drift, veľká spoľahlivosť.

Jeden zo vstupov otáča fázu vstupného napätia tzv. invertujúci vstup, označený symbolom $-$. Druhý neotáča fázu, t.j. neinvertujúci vstup, je označený symbolom $+$.

Operačný zosilňovač sa napája z dvoch samostatných zdrojov opačných polarít.

Na obr.42 je zapojenie ideálneho OZ.



V prípade ideálneho OZ platí:

$$U_2 = U_1 \quad \text{pričom } U_1 = 0$$

$$I_2 = -I_1$$

$$U_z = -A \cdot U_1 \quad \text{kde } A \text{ je napäťové zosilnenie OZ}$$

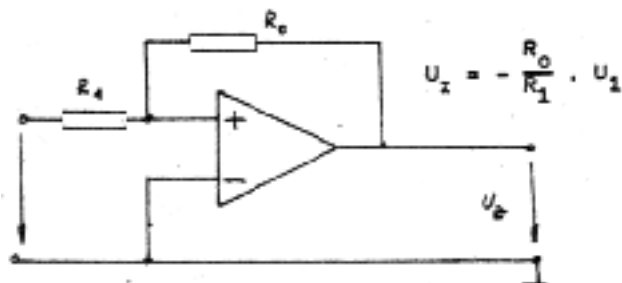
$$A \rightarrow \infty$$

$$Z_{vst} \rightarrow \infty$$

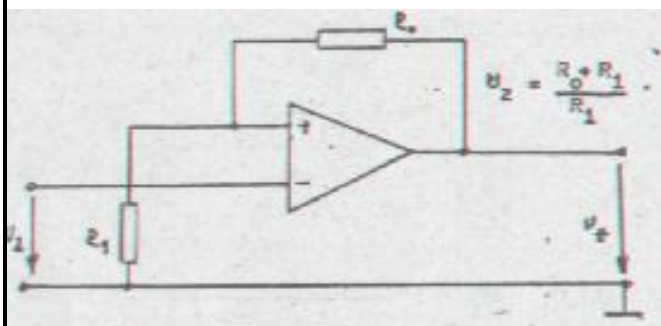
$$Z_{výst} \rightarrow \infty$$

Ideálny OZ preto predstavuje aktívny prvok, ktorý je riadený len zmenou potenciálu na vstupe. Na druhej strane výstupná impedancia ideálneho zosilňovača je nulová. To znamená, že ideálny OZ bez spätnej väzby pracuje ako spínač. Až zavedením spätnej väzby môže OZ pracovať ako zosilňovač.

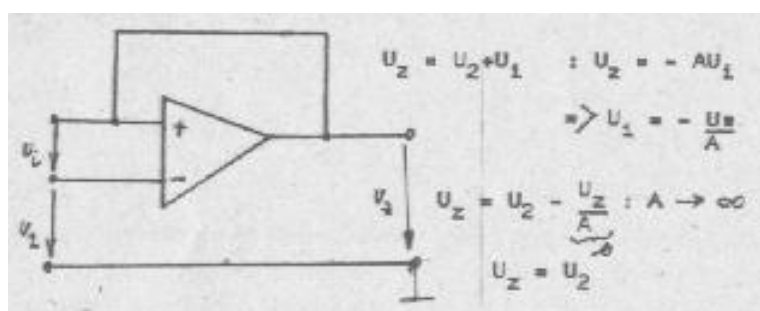
Príklad – Invertujúci OZ



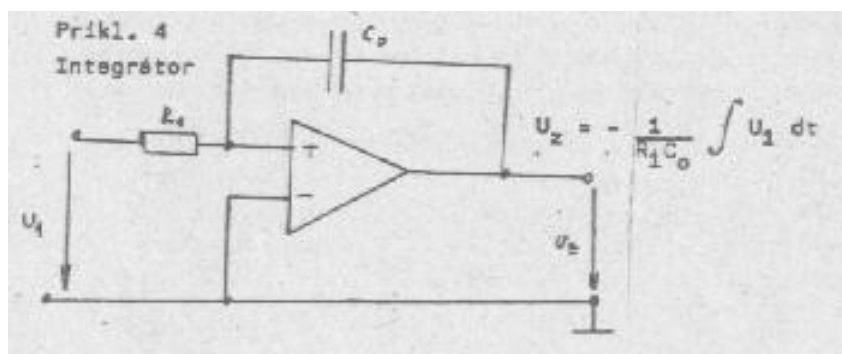
Príklad 2 – Neinvertujúci OZ

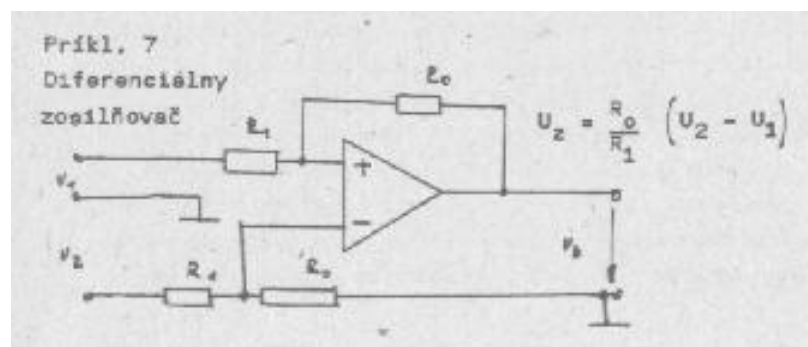
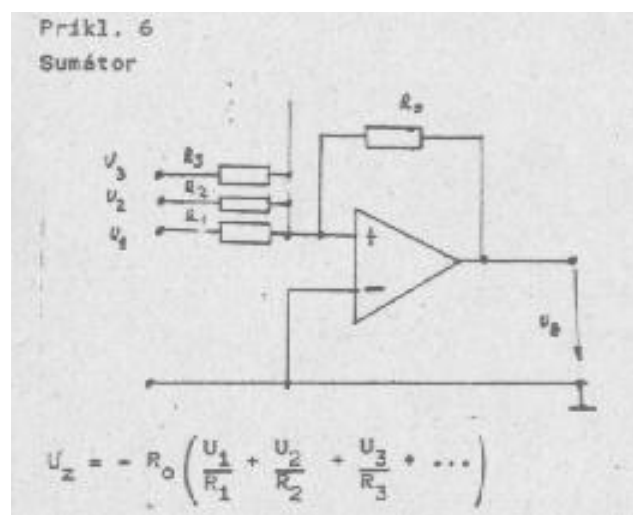
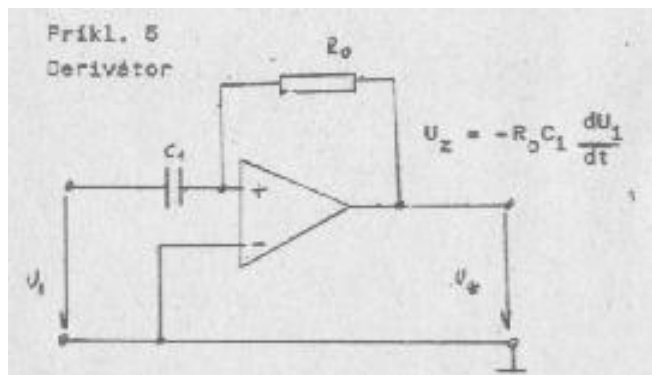


Príklad 3 – Napäťový sledovač



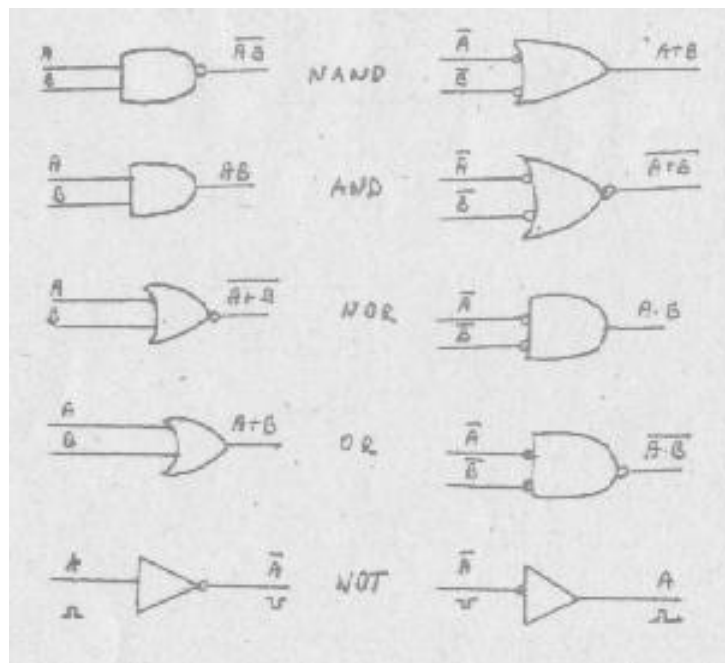
Príklad 4 - Integrátor





Poznámka

Označenie logických obvodov používaných v zahraničí



Poznámka

Základné charakteristiky pamäťových IO sú nasledovné:

kapacita: je určená počtom bitov uchovávaných v pamäti

rýchlosť: je určená dobou prístupu do pamäte (môže byť charakterizovaná aj dobou zápisu a čítania)

príkon: predstavuje spotrebu jedného pamäťového IO

hustota integrácie: je vyjadrená počtom prvkov alebo hradieľ na čipe

Poznámka

Typy log. obvodov s veľkou a malou integráciou sú nasledovné:

DCTL – priamoviazané tranzistorové log. obvody

RTC - log. obvody odpor – tranzistor

RCTL - log. obvody odpor – kapacita – tranzistor

DTL - log. obvody dióda – tranzistor

TTL - log. obvody tranzistor – tranzistor

ECL - emitorovo viazané log. obvody

CMOS- komplementárne log. obvody MOS

Medzi najpoužívanejšie typy patria obvody TTL, ECL a CMOS, ktoré sa vyznačujú týmito vlastnosťami:

vstupy log. členov môžu byť budené výstupmi log. členov bez nutnosti zaradenia prispôsobovacích obvodov
zaručeným log. ziskom za prístupných podmienok (log. zisk charakterizuje počet jednotkových záťaží, ktoré môžu budiť výstupný obvod).

Poznámka

Podľa počtu integrovaných prvkov umiestnených v jednom puzdre rozoznávame nasledovné stupne integrácie:

SSI - malá integrácia (v jednom puzdre je niekoľko desiatok tranzistorov)

MSI - stredná integrácia (v jednom puzdre je rádovo stovky až 1000 tranzistorov)

LSI - veľká integrácia (v jednom puzdre je rádovo 1000 až desaťtisíc tranzistorov)

VLSI – veľmi veľká integrácia (v jednom puzdre je rádovo desaťtisíc a viac tranzistorov)