

6.6 Paměti

Paměti tvoří velmi rozsáhlou a důležitou součást číslicové techniky. Pro jejich výrobu se používají nejrůznější technologie, ale my se zde budeme zabývat jen jejich polovodičovými představiteli. Jejich klasifikaci a rozdělení můžeme provádět dle různých kritérií.

V souladu s použitelnými technologiemi je dělíme na **bipolární** a **unipolární**.

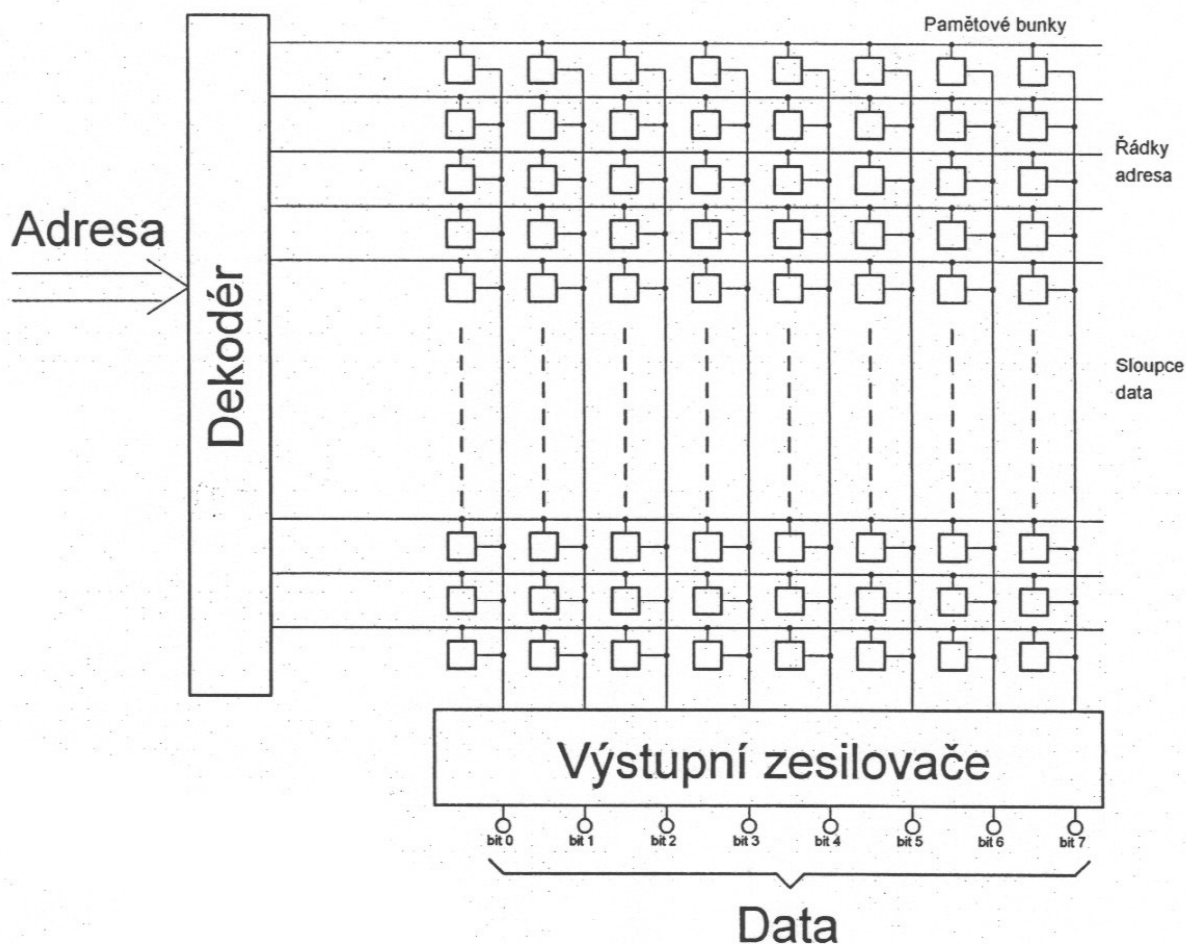
Další dělení je na **volatilní** (data se při odpojení napájení ztrácí) a **nonvolatilní** (jsou zachována i při odpojení napájení).

Další dělení je na paměti tzv. **ROM**, které jsou určeny pouze pro čtení a **RAM**, které jsou určeny jak k zápisu tak ke čtení.

Paměť ROM může být naprogramovaná od výrobce, ale je možné i její naprogramování u zákazníka. Nejstarší způsob programování je **PROM**, novější **EPROM** a nejnovější **EEPROM** nebo **FLASH**.

Pokud se omezíme na paměti RAM, existují jako statické **SRAM** a dynamické **DRAM**.

Přes naznačenou různorodost polovodičových pamětí mají všechny jedno společné. Tím je obecná struktura, jak ji ukazuje následující obrázek



Podstatnou částí paměti je tzv. **paměťová matice**. Ta je tvořena jednotlivými **paměťovými buňkami** uspořádanými v řádcích a sloupcích. V jedné paměťové buňce je uložena informace jednoho bitu. Vstupem paměti je **adresa**, výstupem jsou pak **data**. Adresa je přivedena na úplný dekodér (uvědomte si, že je to typ 1 z N). Výstup z dekodéru tedy vybere jeden řádek z matice. To způsobí, že buňky na vybraném řádku se připojí na sloupcové vodiče a data uložená v příslušných paměťových buňkách se tak přivedou na výstupní zesilovače. Uvědomte si, co výše uvedené znamená. K jedné adrese přísluší pouze jeden řádek paměťových buněk a tedy jediná informace, která je v nich uložena. Výstupní zesilovače pak slouží k fyzickému oddělení paměťové matice od vnějšího prostředí.

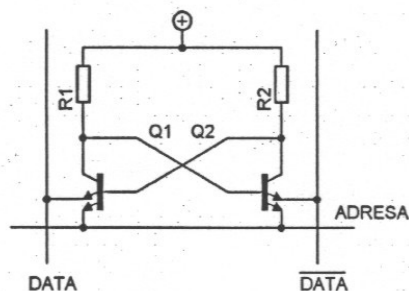
Snad nejdůležitějším a nejsledovanějším parametrem paměti je její **kapacita**. Počet bitů, které je možné do paměti uložit, tedy zapamatovat, je samozřejmě dán násobkem počtu řádků a počtem sloupců. Počet bitů výstupu udává **bitovou šířku**. Nejčastěji to bývá 8 bitů, ale může to být i pouhý 1 bit, případně 16 bitů a výjimečně i 4 bity. Některé paměti mají ještě jeden bit, pro uložení parity. Do budoucna se dá očekávat rozšíření paměti i o dalších šířkách v násobcích osmi. Často se pro stanovení velikosti paměti používá i takový způsob kdy udáváme kapacitu jako počet adresovatelných řádků x počet bitů. Pro představu příklad. Desetibitová adresa umožňuje 1024 kombinací. Při osmi bitové šířce se bude jednat o paměť s kapacitou 1024x8 bitů. Někdy se udává také jako 1kx8, nebo 8 kb případně 1 kB. Uvědomte si, že rozšířením adresy o jeden bit, tedy na jedenáct, se kapacita paměti zvětší na 2048x8 bitů. V alternativním značení také jako 2kx8, nebo 16 kb případně 2 kB. Tedy přidáním jednoho bitu do adresy se kapacita zdvojnásobí. Z výše uvedeného vyplývá, že paměťová kapacita nemůže být libovolné číslo.

Typ paměťové buňky rozhoduje o tom, jaká je to paměť. V přehledu paměti bylo uvedeno, že nejstarším typem paměti ROM, tedy pouze pro čtení (někdy se používá i pojmenování paměť konstant), kterou si mohl naprogramovat zákazník je paměť PROM. Tato paměť bývala vyrobena bipolární technologií. Uvědomte si, že je to totéž, co bylo probíráno u první generace hradlových polí. Skutečně totéž, ne jen podobné. Rozdíl je pouze v chápání vstupů a především výstupů. Vstupy hradlového pole jsou proměnné, ale u paměti je to adresa. Výstupy hradlového pole jsou funkce jejichž počet je dán počtem sloupců paměťové matice, ale výstup paměti je binární číslo s bitovou šířkou danou rovněž počtem sloupců v matici. Srovnáním hradlového pole typu PROM, paměti stejného typu a obecné struktury je zřejmé, že paměťová buňka je tvořena diodou a NiCr propojkou. Protože taková paměť byla naprogramovatelná pouze jednou, byla vytlačena pamětmi typu EPROM. Tato paměť z principu existuje pouze v unipolární technologii. Jako paměťová buňka je u ní použit unipolární tranzistor, na jehož hradlo se při programování přivede náboj, který tranzistor otevře, tedy sepne propojku. Vlivem velkého vstupního odporu řídicí elektrody se náboj udržuje dlouhou dobu. Mohou to být až desítky let. Pokud však na hradlo dopadlo UV záření došlo k ionizaci, která náboj vybila a bylo možné nové programování. Samozřejmě konstrukčně musela být zajištěna možnost průchodu UV záření. Takové paměti poznáte podle okénka na vrchní straně obvodu. Toto okénko se přelepuje štítkem, aby nedošlo k nežádoucímu vymazání. Dnes se s takovými obvody sice ještě setkáte, ale jen ve starších konstrukcích. Pokrok se nezastavil, a tyto paměti byly nahrazeny principiálně podobným typem, EEPROM. I u nich je naprogramování dosaženo pomocí náboje na hradle, ale mazání těchto pamětí se již děje

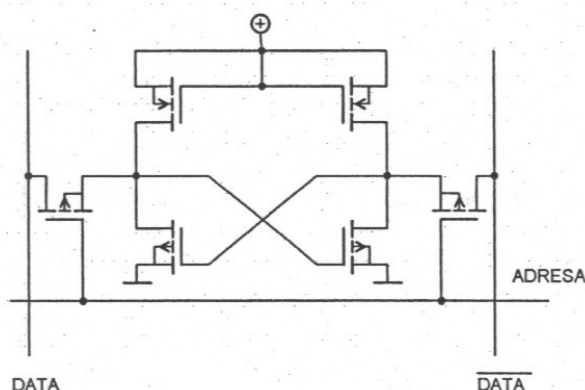
elektricky. Kromě jednodušší práce se tím pronikavě zvětšila životnost těchto pamětí, protože UV záření spolu s teplem bylo schopné paměť zničit, nebo alespoň zkrátit jejich životnost. Podstatnou vlastností EEPROM pamětí je, že se programují bit po bitu, tedy buňka po buňce. Proto tyto paměti jsou řešeny jako sériové. Výhodou je pouzdro s méně vývody, ale velkým nedostatkem je pomalost. Podstatným skokem ve vývoji jsou paměti typu FLASH. Opět se jedná o paměti vyrobené unipolární technologií. Každá buňka má jeden tranzistor, který kromě klasického hradla má ještě tzv. hradlo plovoucí. Náboj, který je na toto plovoucí hradlo přiveden a až do vymazání na něm zůstává, způsobí sepnutí tranzistoru. Celý princip ovšem je podstatně složitější a přesahuje rozsah tohoto materiálu. Z hlediska použití těchto pamětí však je podstatné, že se programují po blocích, tedy jsou oproti EEPROM podstatně rychlejší. Životnost je další, co oba typy pamětí odlišuje. Životnost bývá udávána jako počet mazacích cyklů a zatím co u EEPROM bývá ve statisících cyklů, u pamětí FLASH jsou to miliony cyklů. Všechny typy dosud uvedených pamětí, tedy ROM jsou paměti nevolatilní, tedy při odpojení napájení se data v nich uložená neztrácí. Toto tvrzení je však u pamětí FLASH poněkud sporné, protože některé typy jsou volatilní, případně udrží data pouze po velmi omezenou dobu (řádově sekundy).

Také paměti RAM mají svoje typy paměťových buněk. Pro statické paměti SRAM je použitelná jak bipolární tak unipolární technologie. V obou případech jsou používány na místě paměťových buněk klopné obvody, které jsou odvozeny od dříve probíraných BKO. Je však třeba ještě mít na paměti, že paměť RAM musí mít ještě jeden vstup, který rozhoduje zda probíhá čtení nebo zápis. Tento vstup na obrázku obecné struktury není zachycen. Obvykle bývá tento vstup označován R/W. Při log 0 na tomto vstupu se do paměti zapisuje a při log 1 se z ní čte. Snad jen poznámka. Samozřejmě stav jednoho vstupu rozhoduje o paměti jako celku, tedy všech paměťových buňkách. Navíc u paměti RAM musí být výstupní zesilovač samozřejmě obousměrný a tento signál řídí i směr dovnitř nebo ven.

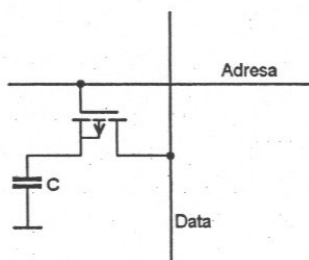
V TTL logice se využívají víceemitorové tranzistory. Zápis se děje přes sloupec DATA, čtení pak probíhá ve své invertované podobě na sloupci $\overline{\text{DATA}}$. Jak je to v technice obvyklé, má toto řešení své přednosti i nedostatky. Jednoznačnou předností je rychlost těchto pamětí. Ta bývá udávána jako doba přístupu (rozuměj jak rychle jsou uložená data dostupná) a dosahované časy jsou v jednotkách ns. Nevýhodou je relativní složitost klopného obvodu, resp. jeho prostorová náročnost. Vzpomeňte si, jak již bylo dříve uvedeno, je rezistor nejnáročnější součástka TTL integrovaného obvodu. Dalším nedostatkem je energetická náročnost. Proto se tyto paměti používají pouze u velmi rychlých a relativně malých pamětí.



Samozřejmě existuje i statická RAM v unipolární technologii. Jak vidíte na obrázku, je vlastní klopný obvod vyřešen CMOS technologií. Protože však u unipolárních tranzistorů neexistuje obdoba více emitorů, jsou pro připojení na sloupce pro zápis a čtení použity samostatné spínací tranzistory. Přivedením log 1 na adresový vodič se příslušné tranzistory sepnou a tím jsou vybrány požadované paměťové buňky. Unipolární technologie má samozřejmě také své přednosti a nedostatky. Tato paměťová buňka je pravým opakem předchozího bipolárního řešení. Je prostorově velmi úsporná, energeticky nenáročná, ale bohužel poněkud pomalejší. Přesto, že tyto typy paměti prošly velmi bouřlivým rozvojem, mají nejrychlejší z těchto pamětí dobu přístupu jen řádu stovek ns.

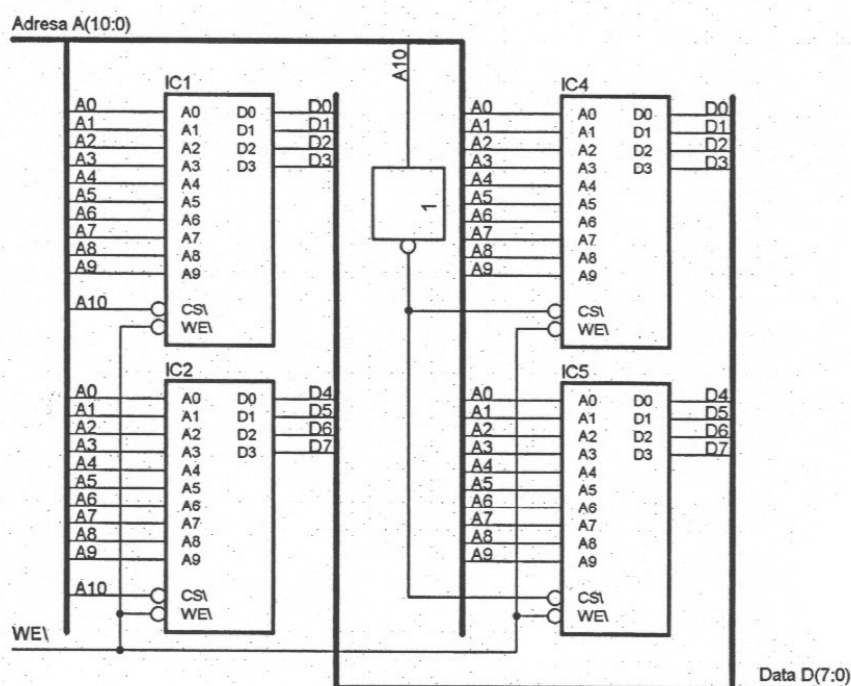


Jak je z předchozího zřejmé, každá paměťová buňka vyžaduje určitý prostor na čipu a protože i vlastní čip je limitován ve své velikosti, je ve výsledku omezena i kapacita paměti. Proto již od samého začátku „velkých“ pamětí se využívá tzv. **dynamických paměťových buněk**. Paměti, které jsou na tomto principu založeny, jsou pak dynamické RAM – DRAM. Paměťová buňka dynamické paměti je založena na zcela jiném principu než dosavadní. Základem takové buňky je kondenzátor a o uložení informací rozhoduje to, jestli je nabitý nebo ne. Jak buňka vypadá ukazuje obrázek. Samozřejmě kondenzátor má tendenci k samovolnému vybíjení a proto jsou tyto paměti zásadně unipolární. (U bipolární technologie by proudy způsobovaly velmi rychlé vybíjení.) I přesto je potřeba informací v paměťové buňce neustále obnovovat. Této činnosti se říká **refresh paměti**, nebo také **občerstvování paměti**. Z hlediska velikosti paměťové buňky je žádoucí, aby kondenzátor byl co nejmenší. To je ale v protikladu s požadavkem na co nejpomalejší samovybíjení. Velikost paměťové buňky a refresh kmitočet je tedy záležitost vzájemného kompromisu.



Dosud jsme se však nezmínili, jak tato buňka vlastně funguje. Po přivedení signálu log 1 na příslušný adresový vodič, je kondenzátor připojen přes tranzistor na sloupcový vodič dat. V případě zápisu je kondenzátor vybit nebo nabit v souladu s uchovávanou informací. Při čtení se však náboj na kondenzátoru odvede a informace se tak ztrácí. Tomuto typu čtení říkáme **destruktivní**. Je zřejmé, že po každém čtení musí být informace znovu zapsána. Toho se tedy může použít a také se to tak dělá, k občerstvování paměti. Prostě se paměť v pravidelných cyklech čte. Tento poměrně jednoduchý princip však vyžaduje speciální řídicí obvody, jejichž popis přesahuje rozsah tohoto učebního materiálu. Stejně tak i to, že existují unipolární buňky se třemi nebo čtyřmi tranzistory.

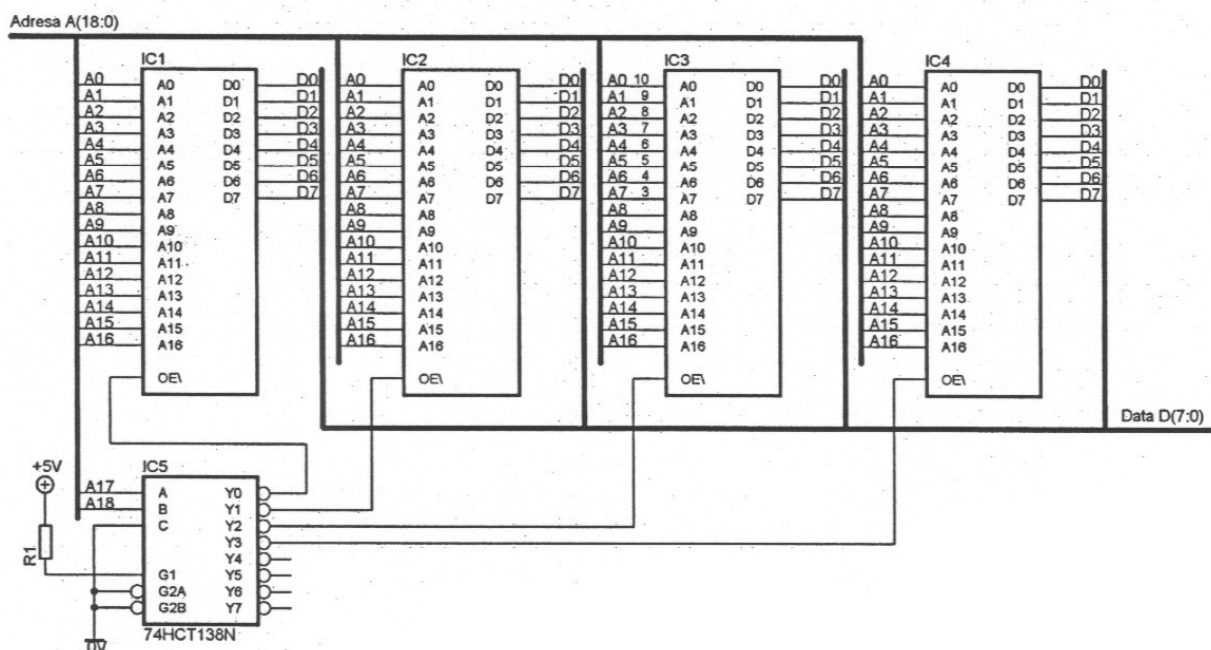
Samozřejmě je třeba si uvědomit, že se nelze, přes zvětšující se paměťovou kapacitu jednotlivých pamětí, spolehnout na to, že konkrétní potřebě bude vyhovovat jediná paměť. Po pravdě řečeno, je taková situace vlastně výjimkou. Proto je třeba spojovat paměti do bloků, podle konkrétní potřeby. Využívá se přitom princip, který je identický jako u tvorby paměťové matice. V následujícím příkladu jsou použity RAM paměti s organizací $1k \times 4$ bity. Jedná se o paměti typu 2114, které se nedají považovat za špičku, ale pro vysvětlení principu jsou velmi vhodné. Umožňují totiž ukázat skládání bloku na vstupu i na výstupu. Pomocí těchto pamětí tedy realizujeme paměť $2k \times 8$ bit. Vyjádřeno v bitech, potřebujeme realizovat blok 16 kb. Uvědomte si, že jedna paměť má 4 kb, potřebujeme tedy čtyři paměti typu 2114. Dále si uvědomte, že vzhledem k organizaci paměti má každá součástka deset adresových vstupů A(9:0), přičemž celý blok musí být adresován jedenácti adresovými bity A(10:0). Celá paměť pak je zapojena podle obrázku



Jak vidíte, z hlediska vstupů zde máme adresu A(10:0) a vstup WE, který řídí, zda budeme zapisovat nebo číst. Výstupem pak jsou osmi bitová data D(7:0). První, co je třeba na obrázku vysvětlit, je způsob vytvoření paměťové matice. Povšimněte si, že při jedné

konkrétní adrese musíme zapojit tolik pamětí, abychom obsáhli celou datovou šířku. V tomto případě jsou to tedy dvě paměti. Aby byly odstraněny případné pochybnosti, patří k sobě IC1 a IC2, druhou dvojici pak tvoří IC4 a IC5. Výstupem IC1 a IC4 jsou dolní čtyři bity dat a výstupem IC2 a IC5 pak horní čtyři bity dat. Příslušné bity dat jsou zapojeny na tzv. datovou sběrnici. Protože sběrnice budou probírány později, můžete si pro tuto chvíli datovou sběrnici představit jako osm vodičů, vždy jeden pro každý datový bit. Podobně i adresové bity jsou připojeny na adresovou sběrnici. Při našem zjednodušení na jedenáct vodičů adresy. Dolních deset bitů adresy je pak propojeno se všemi odpovídajícími vstupy všech paměťových obvodů. Jedenáctý bit adresy pak bude sloužit k výběru příslušné dvojice pamětí. K tomu je třeba vysvětlit úlohu vstupu CS - Chip Select. Jak už název napovídá, slouží k výběru příslušného obvodu. Jak je zřejmé, aktivní úroveň tohoto vstupu je log 0. Pokud je na vstupu log 1, je obvod od datové sběrnice odpojen. Toho je využito jako další adresový vstup. Pokud je adresový bit A10 na úrovni log 0 (uvědomte si, že přitom je adresován prostor dolního kilobyte) jsou aktivní paměti IC1 a IC2. Pokud je adresový bit A10 na úrovni log 1 (zde si uvědomte, že přitom je adresován prostor horního kilobyte) jsou aktivní paměti IC4 a IC5. Aby to fungovalo, stačí na vstup jednoho páru pamětí přivést A10 přímo a na druhý pár po inverzi. Vstup řídicí čtení/zápis je samozřejmě propojen od všech pamětí.

Druhá ukázka je ROM 4 Mb s organizací 512 kb $\times$ 8 bitů z pamětí programovaných u výrobce. Použity budou paměti s organizací 128k $\times$ 8 bit (typ 62321). Protože šířka datové sběrnice je shodná s šířkou datového výstupu pamětí, tedy pro jednu konkrétní adresu je třeba pouze jedna paměť, není třeba zapojovat paměti ve dvojicích jako v předchozím případě. Pro zjištění potřebného počtu pamětí již pro vás jistě v této chvíli není problém spočítat (případně dohledat v datasheetu), že každá paměť má kapacitu 1 Mb a budou tedy potřeba čtyři kusy této paměti. Jak budou připojeny na adresovou nebo datovou sběrnici ukazuje následující obrázek



Jak vidíte, každá paměť je kromě adresových vstupů opatřena také vstupem OE - Output Enable, tedy vybavení výstupu. Tento vstup je aktivní v log 0 a při přivedení této úrovně na vstup je výstup paměti připojen ke sběrnici. Při úrovni log 1 na tomto vstupu je příslušná paměť od datové sběrnice odpojena. O připojení správné paměti ke sběrnici se stará dekodér, který jako vstup využívá dva nejvyšší bity adresy celého bloku. Dva bity představují čtyři kombinace - tedy čtyři paměti. Jistě si dovedete představit, že tento dekodér lze snadno využít pro paměť dvojnásobné velikosti. Pokud potřebujete nápovědu, znamenalo by to přivést A19 na vstup C dekodéru.

6.7 Registry

Dalším typem obvodů, které využívají ke své specifické činnosti klopných obvodů jsou registry. Registry jsou zapojeny jako kaskáda klopných obvodů a jsou určeny k různým manipulacím s binárními čísly. Podstatou všech těchto manipulací je posuv jednotlivých bitů v rámci jednotlivých buněk registrů. Proto se někdy používá pojmenování posuvné registry. Dělení se pak děje podle směru posuvu na

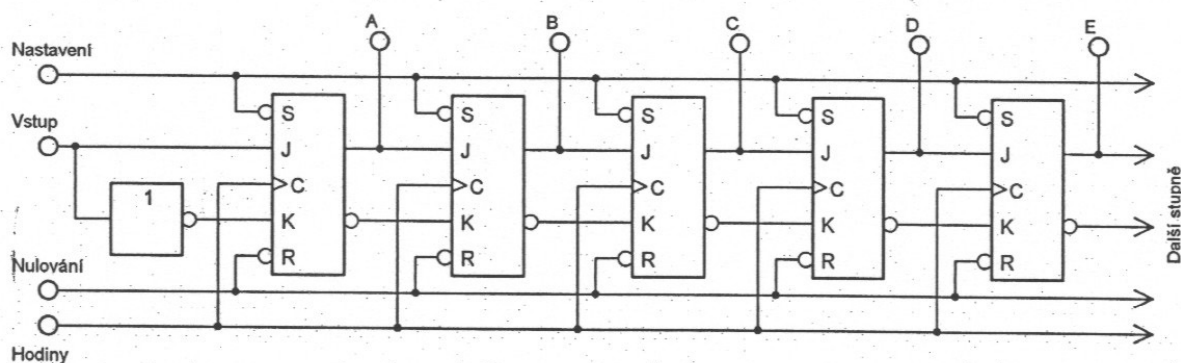
- jednosměrné (vlevo nebo vpravo)
- obousměrné (vratné)

Další dělení je podle typu vstupu a výstupu na

- sériové
- paralelní

Důležité pro specifikaci registru je číslo udávající počet bitů. Z praktických důvodů to bývají násobky osmi.

Příklad posuvného registru je na následujícím obrázku.



Jedná se o posuvný registr postavený z klopných obvodů JK, jednosměrný (posuv vpravo), se sériovým vstupem a paralelním výstupem. Vyvedeny jsou i vstupy pro nastavení a nulování. Naznačeno je pouze prvních pět bitů, ale samozřejmě je možné další rozšíření. Z posledního stupně pak může být vyveden sériový výstup. Pokud by byly vyvedeny vstupy nastavení a nulování každého klopného obvodu zvlášť, mohl by pomocí vhodné řídicí logiky být realizován paralelní vstup.